



## DIGITAL IC-KONSTRUKTION

ETI130

### Digital IC-design

**Antal poäng:** 4. **Betygskala:** TH. **Valfri för:** D4, E3, F3, N3. **Kursansvarig:** Peter Nilsson, Peter.Nilsson@es.lth.se, Elektrovvetenskap. **Förkunskapskrav:** EIT020 Digitalteknik samt ESS010/ETI190/ETI195/ETI196 Elektronik. **Prestationsbedömning:** Godkända laborationer samt godkänd tentamen. **Poängsatta delmoment:** 2. **Övrigt:** Laborationerna sker i CADENCE/UNIX miljö. Under laborationerna förväntas studenterna behärska elementära UNIX-kommandon. Kursen ges på engelska. **Hemsida:** <http://www.es.lth.se/ugradcourses/digickonstr>.

#### Mål

Digital IC-konstruktion är den första kursen, i digital VLSI-konstruktion, i en serie om 4, se [www.tde.lth.se/ugradcourses/ugradcourses.html](http://www.tde.lth.se/ugradcourses/ugradcourses.html). Denna första kurs syftar till att skapa en grundlig förståelse för digital integrerad kretskonstruktion. Ökande komplexitet och ökande krav på prestanda i form av snabbhet och effektsnålhet ställer allt högre krav på hårdvarukonstruktören. Att förstå både möjligheterna och begränsningarna är viktigt inte bara för den som gör full custom designs. Även den som gör högnivåkonstruktioner (t.ex. i VHDL) måste känna till grunderna för att kunna göra effektiva VLSI-implementeringar. Kursen kommer huvudsakligen att vara inriktad på konstruktion i CMOS.

#### *Kunskapsmål*

Efter genomgången kurs ska studenten:

- ha förståelse för MOS-transistorns funktion och dess fysikaliska egenskaper
- förstå hur man konstruerar både elementära och komplexa logiska funktioner
- veta hur ledningar mellan olika block påverkar konstruktionen
- förstå hur man bygger upp aritmetiska block från elementära funktioner
- ha kännedom om både kombinatoriska och sekventiella nät
- förstå problematiken kring klockning (pipelining)
- känna till olika minnestekniker

#### *Färdighetsmål*

Efter genomgången kurs ska studenten:

- veta hur man dimensionerar CMOS-funktioner för olika prestanda såsom hög genomströmning och låg effektförbrukning
- kunna optimera en logisk funktion till en minimal transistortopologi
- kunna sätta samman olika logiska och aritmetiska block till större beräkningsenheter

- kunna applicera en klockningsstrategi (pipelining) på en större beräkningsenhet

#### *Attitydmål*

Efter genomgången kurs ska studenten:

- inse att ett chip inte är en kaotisk samling av transistorer utan ett organiserat hierarkiskt system uppbyggt av moduler.

#### **Innehåll**

Kursen innehåller en genomgång av MOS-transistorn och dess fysikaliska egenskaper. Modeller för dess funktion härleds. Speciellt beaktas de parametrar vi kan påverka som kretskonstruktörer. Olika karakteristiker för logiska funktioner baserade på MOS-transistorer avhandlas. Dimensionering av dessa är ett viktigt inslag. Kursen tar upp sammansättning av olika block till aritmetiska funktioner. Här beaktas även egenskaper hos ledare för sammansättningen. Stort utrymme ges även åt sekventiell konstruktion. I alla delar beaktas dessutom prestanda såsom effektförbrukning, kiselarea och snabbhet.

#### **Litteratur**

Jan M. Rabaey, Anantha Chandrakasan, Borivoje Nikolic: Digital Integrated Circuits: A Design Perspective, Prentice Hall International Editions, ISBN 0-13-120764-4.

<http://bwrc.eecs.berkeley.edu/icbook/>

Övrigt material läggs ut på <http://www.tde.lth.se/ugradcourses/digickonstr>

#### **Poängsatta delmoment**

**Kod:** 0104. **Benämning:** Tentamen.

**Antal poäng:** 3. **Betygskala:** TH. **Prestationsbedömning:** Tentamen.

**Kod:** 0204. **Benämning:** Laborationer.

**Antal poäng:** 1. **Betygskala:** UG. **Prestationsbedömning:** Laborationer.