



LUNDS UNIVERSITET  
Lunds Tekniska Högskola

Kursplan för läsåret 2008/2009  
(Genererad 2008-07-17.)

---

## DIGITALA STRUKTURER PÅ KISEL

### Introduction to Structured VLSI Design

EIT120

**Antal högskolepoäng:** 7,5. **Betygskala:** UG. **Nivå:** G2 (Grundnivå, fördjupad).

**Undervisningsspråk:** Kursen ges på engelska. **Obligatorisk för:** MSOC1. **Valfri för:** D4, D4dpd, E4, E4dps. **Kursansvarig:** Professor Lambert Spaanenburg, Lambert.Spaanenburg@eit.lth.se, Inst för elektro- och informationsteknik.

**Förkunskapskrav:** EIT020 Digitalteknik. **Kan ställas in:** Vid mindre än 0 anmälda.

**Begränsat antal platser:** Ja. **Prestationsbedömning:** För godkännande krävs en fullgjord laborationsdel och ett fullgjort projekt. Projektet bedöms med 3, 4 eller 5. **Hemsida:** <http://www.eit.lth.se/kurs/eit120>.

### Syfte

- Allmän introduktion till storskalig ASIC design med betoning på FPGA implementering.
- Effektivt designflöde med användning av moderna CAD verktyg.
- Designmetodik för synkroniserad logik.
- Modellering med syntanpassad VHDL
- Snabbt framställande av prototyper med användning av FPGA.

### Mål

#### *Kunskap och förståelse*

För godkänd kurs skall studenten

- kunna utforma synkroniserad design.
- vara mycket skicklig i konventionell VHDL modellering
- ha skaffat sig erfarenhet i test, diagnos + reparationscykeln.

#### *Färdighet och förmåga*

För godkänd kurs skall studenten

vara skicklig i logisk syntes och fysisk kartläggning med användning av verktyg för state-of-the-art design

#### *Värderingsförmåga och förhållningssätt*

För godkänd kurs skall studenten

skaffat sig erfarenhet av [från idé till produkt]

### **Innehåll**

Kursen omfattar följande fyra moment: 1) Konstruktionsarbetets olika steg baserade på moderna konstruktionshjälpmedel, 2) Användning av språket VHDL som indata för automatisk syntes, 3) Konstruktion av synkrona system genom utveckling av klockcykeltrogna modeller, 4) Användning av programmerbara grindmatriser (FPGA) för att ta fram tidiga prototyper.

Kursen innehåller föreläsningar, övningar, laborationer och en inlämningsuppgift.

Laborationerna är utformade som praktiska konstruktionsövningar baserade på verktyg för simulering, syntes och optimering där FPGA används som målteknologi.

Inlämningsuppgiften utgör en direkt fortsättning på laborationerna.

### **Litteratur**

Referenslitteratur: Perry, D.: VHDL, Mc. Graw-Hill, 3rd Edition, ISBN 0-07-049436-3.

Navabi, Z.: VHDL, Mc. Graw-Hill, 2nd Edition, ISBN 0-07-046479-0.

Pedroni, VA: Circuit design with VHDL, MIT Press, ISBN 0-262-16224-5.

Kompendium: Lambert Spaanenburg Introduction to structured VLSI Design